

## Лекція 10. ЦИФРОВІ МІКРОЕЛЕКТРОННІ ПРИСТРОЇ

### 10.1. Поняття про цифрові мікроелектронні пристрої.

#### 10.2. Шифратори.

#### 10.3. Дешифратори.

#### 10.4. Мультиплексори.

#### 10.5. Лічильники імпульсів.

#### 10.6. Регістри.

### 10.1. Поняття про цифрові мікроелектронні пристрої

Цифрові мікроелектронні пристрої являють собою дискретні цифрові автомати, виконані на ІМС і призначені для обробки інформації, що представлена у вигляді цифрового коду. Вони використовуються для створення цифрових інформаційних, вимірювальних систем та систем керування.

Основними мікроелектронними цифровими пристроями є:

- 1) шифратори, дешифратори;
- 2) мультиплексори, демультимплексори;
- 3) лічильники імпульсів;
- 4) регістри;
- 5) цифро-аналогові та аналого-цифрові перетворювачі.

Будуються ці пристрої на логічних елементах і тригерах.

### 10.2. Шифратори

Шифратор (кодер) призначений для перетворення напруги високого рівня на одному з  $m$  входів в паралельний двійковий код, що формується на  $n$  виходах. Кількість входів ( $m$ ) і виходів ( $n$ ) пов'язані між собою співвідношенням  $m=2^n$ . Можливі варіанти шифраторів, в яких кодований вхідний сигнал низького рівня, як, наприклад, у шифраторів К155ІВ1, К555ІВ1 (рис.10.1).

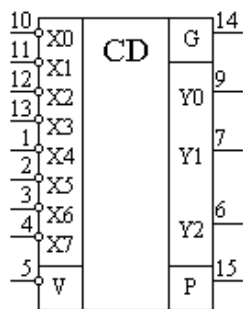


Рис. 10.1 - Шифратор К155ІВ1, К555ІВ1

Сигнал низького рівня, який кодується, поступає на один з входів  $X_0...X_7$ . На інших входах повинні бути сигнали високого рівня (табл.1). На виходах  $Y_0...Y_2$  формується двійковий код, який відповідає тому входові, на якому знаходиться напруга низького рівня. Таким чином, 8-ми різними позиціями напруги низького рівня на входах відповідає 8 різних комбінацій напруг на виходах.

Мікросхема має керуючий вхід (вхід стробу)  $V$ . Сигнали на цьому вході дають дозвіл ( $V=0$ ), або забороняють ( $V=1$ ) роботу ІМС в режимі кодування. У випадку заборони на всіх виходах встановлюються напруги високого рівня незалежно від сигналів на входах.

Таблиця 10.1- Робота шифраторів К155ІВ1

Входи (m)								Виходи (n)			-
X0	X1	X2	X3	X4	X5	X6	X7	Y0	Y1	Y2	V
1	1	1	1	1	1	1	0	0	0	0	0
1	1	1	1	1	1	0	1	1	0	0	0
1	1	1	1	1	0	1	1	0	1	0	0

1	1	1	1	0	1	1	1	1	1	0	0
1	1	1	0	1	1	1	1	0	0	1	0
1	1	0	1	1	1	1	1	1	0	1	0
1	0	1	1	1	1	1	1	0	1	1	0
0	1	1	1	1	1	1	1	1	1	1	0
1	1	1	1	1	1	1	1	1	1	1	1

### 10.3. Дешифратори

Дешифратори (декодери) – це комбінаційні пристрої, які призначені для перетворення кодованих двійкових вхідних сигналів у сигнали керування виконавчими пристроями, пристроями відображення інформації і т.п.

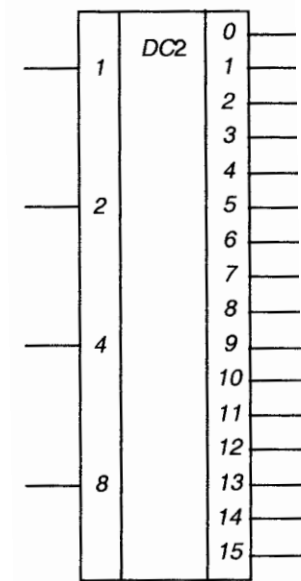


Рис. 10.3 – Двійковий дешифратор

У загальному випадку дешифратор має декілька входів (за кількістю розрядів двійкових чисел, що необхідно декодувати) і декілька виходів. Кожній комбінації вхідних сигналів відповідає певна комбінація вихідних (дешифратори будуються на логічних елементах і їх випускають у вигляді ІМС).

Наприклад, двійковий дешифратор, умовне позначення якого наведене на рис. 10.3, має чотири входи ( $n = 4$ ) з ваговими коефіцієнтами 1, 2, 4, 8, що відповідає чотирьом розрядам послідовного двійкового коду ( $2^0, 2^1, 2^2, 2^3$ ), і шістнадцять виходів: від 0 до 15 ( $N = 2^n = 2^4 = 16$ ). Кожній комбінації нулів і одиниць на входах відповідає одиниця на відповідному виході.

Наприклад,

$$y_5 = x_1 \cdot \bar{x}_2 \cdot \bar{x}_4 \cdot \bar{x}_8, \quad (5 = 1 \cdot 2^0 + 0 \cdot 2^1 + 1 \cdot 2^2 + 0 \cdot 2^3) \quad (10.12)$$

У двійково-десятьковий дешифратор з інверсними виходами, умовне позначення якого наведене на рис. 10.4, кожній із перших десяти двійкових комбінацій (двійково-десятьковий код) відповідає нуль на відповідному виході. Такі дешифратори у вигляді ІМС застосовують для керування десятковими неоновими індикаторами, у яких десяткові знаки являють собою фігурні катоди неонові лампи. Двійково-семисегментний дешифратор, зображений на рис. 10.5, а перетворює двійкову комбінацію вхідних сигналів у комбінацію вихідних, необхідну для вмикання відповідної комбінації сегментів семисегментного десяткового індикатора – рис. 10.5, б.

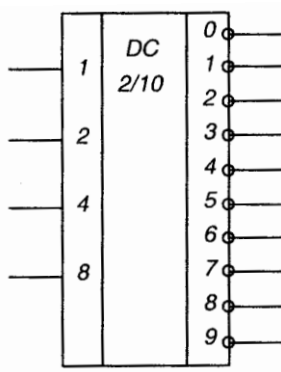


Рис. 10.4 – Двійково-десятьковий дешифратор

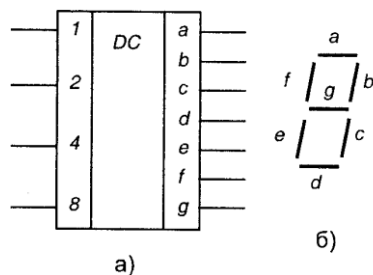


Рис. 10.5 – Двійково-семисегментний дешифратор (а)  
і схема розміщення сегментів індикатора (б)

### 10.4. Мультиплектори

Мультиплектори (комутатори) – це комбінаційні пристрої, що підмикають до виходу вхід (передають на вихід інформацію з входу), номер якого задає комбінація нулів і одиниць на адресних входах.

Мультиплектори на схемах позначають літерами *MUX* або *MS*.

Мультиплектори мають  $m+2^m$  входів та один вихід, де  $m$  – число адресних входів, а  $2^m$  – число інформаційних входів. Адреси представляються у двійковому кодї, причому кожному адресу відповідає свій інформаційний вхід, сигнал з якого, при заданій адресі, подається на вихід.

Виготовляють мультиплектори в інтегральному виконанні на основі логічних елементів. Зауважимо, що К-МОП мультиплектори забезпечують комутацію не тільки цифрових, а й аналогових сигналів.

Схема чотиривходового мультиплектора та його таблиця істинності наведені на рис. 10.6.

Логічна функція, що її реалізує цей мультиплексор, така:

$$F = A\bar{x}\bar{y} + B\bar{x}y + Cx\bar{y} + Dxy.$$

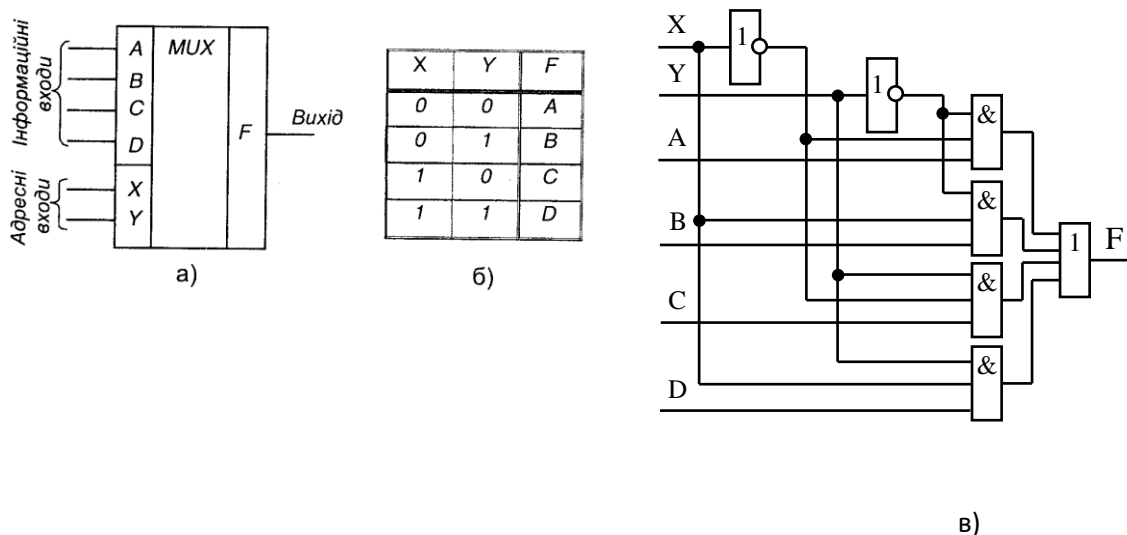


Рис. 10.6 – Чотиривходовий мультиплексор (а), його таблиця істинності (б) та його структурна схема (в)

## 10.5. Лічильники імпульсів

Однією з найрозповсюдженіших операцій у пристроях інформаційно-обчислювальної і цифрової виміральної техніки є фіксування кількості імпульсів – підрахунок їх кількості. Реалізують таку операцію лічильники імпульсів.

Цифровим лічильником імпульсів називають пристрій, який реалізує рахунок числа вхідних імпульсів і фіксує це число в будь-якому коді.

Лічильники на схемах позначають літерами *СТ*.

Основними характеристиками лічильників імпульсів є ємність та швидкодія. Ємність лічильника чисельно дорівнює коефіцієнтові рахунку  $K_p$ , який характеризує число імпульсів, що доступні для підрахунку за один цикл. Швидкодія лічильника визначається двома станами:

- роздільною здатністю  $t_{p.з.}$  (мінімальний час між двома вхідними сигналами, протягом якого не виникають перебої у роботі);
- часом встановлення коду лічильника  $t_{вст.}$  (проміжок часу між моментом подання вхідного сигналу та переходом лічильника у новий стійкий стан).

Лічильники бувають прості (підсумовуючі, у яких код збільшується на одиницю після надходження на вхід кожного імпульсу; віднімаючі, у яких код відповідно зменшується після надходження на вхід кожного імпульсу) і реверсивні (суміщують властивості підсумовуючих і віднімаючих – можуть працювати у тому або іншому режимі за зовнішньою командою).

Як правило, лічильники будують на основі тригерів.

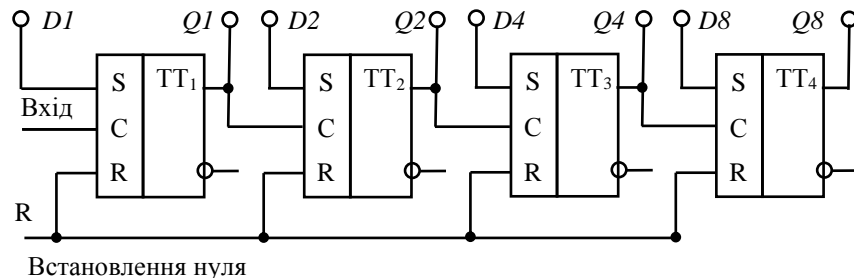


Рис. 10.7 – Чотирирозрядний послідовний двійковий лічильник

Схема чотирирозрядного підсумовуючого послідовного двійкового лічильника, виконаного на комбінованих *RST*-тригерах з імпульсними інверсними входами синхронізації наведена на рис. 10.7, його умовне позначення – на рис. 10.8, часові діаграми роботи – на рис. 10.9, таблиця переходів – у табл. 10.1.

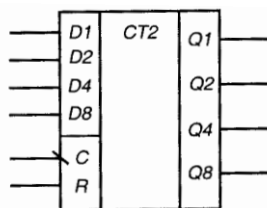


Рис. 10.8 – Умовне позначення чотирирозрядного послідовного двійкового лічильника

Таблиця 10.1 – Таблиця переходів чотирирозрядного послідовного двійкового лічильника

Стан	Q8	Q4	Q2	Q1	Стан	Q8	Q4	Q2	Q1
0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

Лічильник називається послідовним, тому що вихід тригера кожного попереднього розряду з'єднано з лічильним входом (входом синхронізації) тригера наступного розряду, в результаті чого передача інформації – перемикання тригерів розрядів лічильника – відбувається послідовно одного за одним. Це визначає низьку швидкодію лічильника.

У паралельних лічильників інформація з розряду в розряд передається за допомогою спеціальної комбінаційної схеми, а входи синхронізації тригерів з'єднано разом, і перемикання усіх тригерів відбувається одночасно.

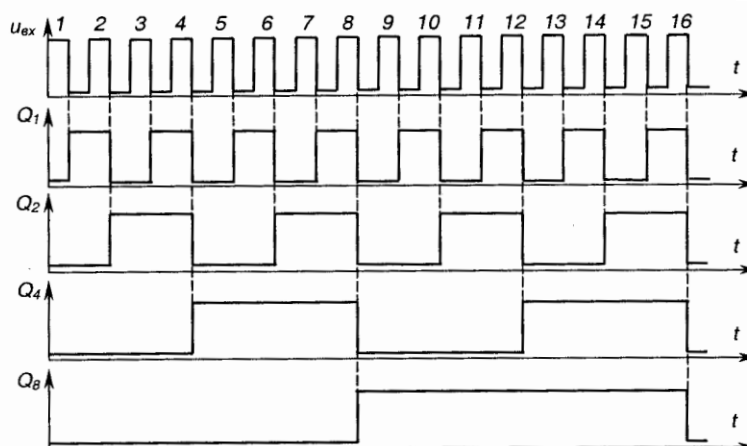


Рис. 10.9 – Часові діаграми роботи чотирирозрядного підсумовуючого послідовного двійкового лічильника з імпульсним інверсним лічильним входом

Як видно з таблиці переходів і часових діаграм, при неперервній роботі лічильника на його виходах  $Q_1, Q_2, Q_4, Q_8$  формується послідовний двійковий код.

Вхід  $R$  призначений для встановлення лічильника в нульовий стан (у даному разі – подачею сигналу логічної 1).

Входи  $D_1, D_2, D_4, D_8$  призначені для паралельного занесення чисел у лічильник – для задання початкового стану, що відрізняється від нульового.

Послідовну роботу лічильника можна порушити, обмеживши кількість його станів. Це можна зробити, вводячи зворотний зв'язок, як, наприклад, показано на рис. 10.10. Тепер за досягнення десятого стану лічильник відразу переходить у нульовий стан – отримано двійково-десятковий лічильник, що має не 16, а 10 станів і формує на виходах двійково-десятковий код. Його таблиця переходів наведена у табл. 10.2, а часові діаграми роботи – на рис. 10.11.

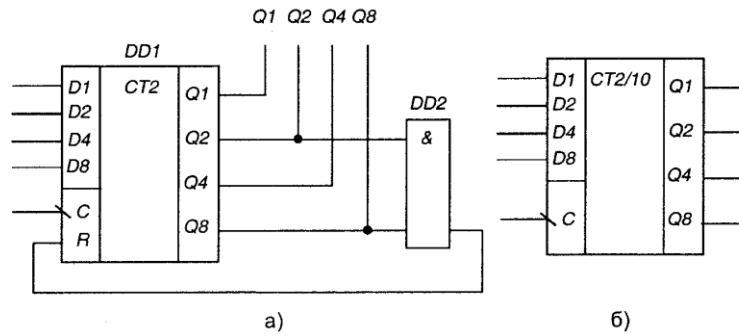


Рис. 10.10 – Отримання двійково-десятькового лічильника з двійкового (а) і умовне позначення двійково-десятькового лічильника (б)

Таблиця 10.2. Таблиця переходів чотирирозрядного послідовного двійково-десятькового лічильника

Стан	Q8	Q4	Q2	Q1	Стан	Q8	Q4	Q2	Q1
0	0	0	0	0	6	0	1	1	0
1	0	0	0	1	7	0	1	1	1
2	0	0	1	0	8	1	0	0	0
3	0	0	1	1	9	1	0	0	1
4	0	1	0	0	10(0)	0	0	0	0
5	0	1	0	1	–	–	–	–	–

Застосування таких лічильників разом із двійково-десятьковими або двійково-семисегментними дешифраторами дозволяє на основі стандартних ІМС будувати схеми керування багаторозрядними десятковими індикаторами (розряди десяткові, а у межах десяткового розряду рахунок двійковий).

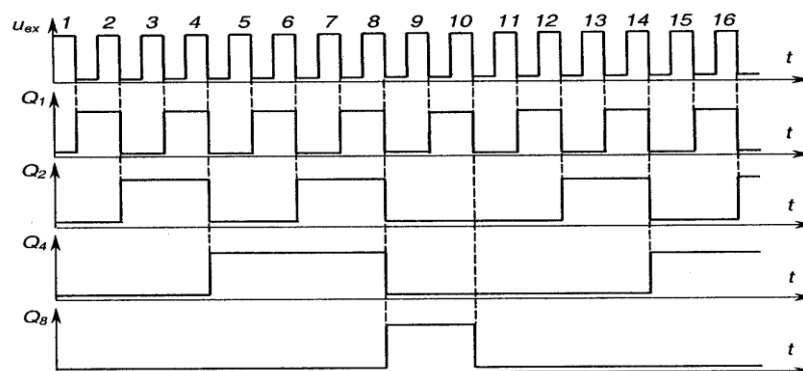
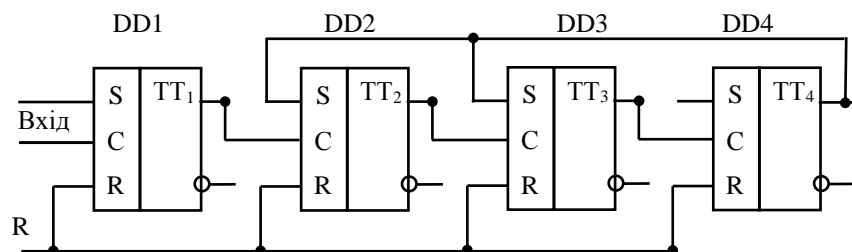


Рис. 10.11 – Часові діаграми роботи чотирирозрядного двійково-десятькового лічильника

На рис. 10.12 наведено схему лічильника, що також має десять станів, але працює не в послідовному двійковому коді, бо після надходження восьмого імпульсу переходить з 7 стану у 14, після дев'ятого – у 15, а після десятого – у 0.

У вигляді ІМС випускається досить широка номенклатура лічильників.



Встановлення нуля

Рис. 10.12– Чотирирозрядний лічильник, що має десять станів

На рис. 10.13 як приклад наведено умовне позначення чотирирозрядного реверсивного лічильника типу К561ІЕ 14.

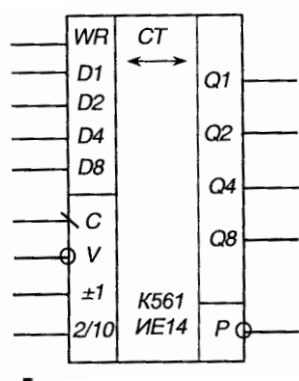


Рис. 10.13 – Реверсивний лічильник К561ІЕ14

Він має входи:

- 1) запису інформації з входів паралельного вводу інформації  $D_1, D_2, D_4, D_8 - WR$ ;
- 2) паралельного вводу інформації –  $D_1, D_2, D_4, D_8$ ;
- 3) синхронізації (тактовий) –  $C$ ;
- 4) дозволу лічення –  $\bar{V}$ ;
- 5) напрямку лічення (підсумовування чи віднімання) –  $\pm 1$ ;
- 6) задання роботи у двійковому чи двійково-десятковому коді –  $2/10$ .

Виходи: інформаційні –  $Q_1, Q_2, Q_4, Q_8$ ; переносу (зайому) в старший (із старшого) розряду –  $\bar{P}$ .

## 10.6. Регістри

Регістри призначені для запам'ятовування і зберігання інформації, представленої у вигляді багаторозрядних двійкових чисел (двійкового коду) та їх видачі за зовнішньою командою – це елементи короткочасної (оперативної) пам'яті.

Залежно від способу запису і видачі інформації регістри бувають: 1) послідовні – запис інформації в них виконується послідовно одного двійкового розряду за іншим через один вхід;

2) паралельні – запис інформації в них виконується одночасно (паралельно) у всі розряди;

3) послідовно-паралельні – можуть працювати як послідовні або паралельні, залежно від сигналу на спеціальному вході керування.

На рис. 10.14 як приклад наведено умовне позначення універсального регістру типу 564ІР9.

Він має входи:

- 1) синхронізації (тактовий) –  $C$ ;
- 2) задання режиму роботи (паралельний-послідовний) –  $P/S$ ;
- 3) послідовного вводу інформації (входи  $JK$ -тригера першого розряду) –  $J, \bar{K}$ ;
- 4) паралельного вводу інформації  $D_1, D_2, D_3, D_4$ ;
- 5) задання видачі інформації у прямому або інверсному коді –  $T/C$ ;
- 6) встановлення нульового стану  $R$ .

Виходи:  $Q_1, Q_2, Q_3, Q_4$ .

При видачі інформації у послідовному коді останній знімається з виходу  $Q_4$ .

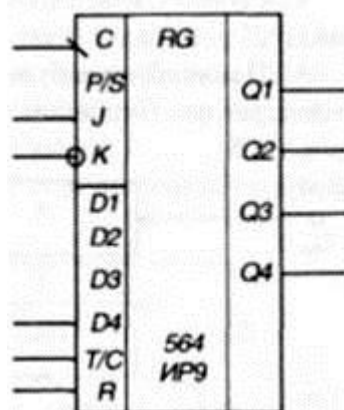


Рис. 10.14– Універсальний регістр 564ИР9